



STUDIJŲ DALYKO (MODULIO) APRAŠAS

Dalyko (modulio) pavadinimas	Kodas
Integriniai grandynai	

Anotacija
Šiame dalyke, pradedant nuo puslaidininkinių integrinių grandynų topologijos, nagrinėjami integrinių grandynų veikimo principai, jų struktūra, sąryšis su jų parametrais, analizuojamos tipinės elektrinės grandinės su integriniais grandynais. Pagrindinis dėmesys skiriamas analoginiams integriniams grandynams.

Dėstytojas (-ai)	Padalinys (-iai)
Koordinuojantis: prof. dr. Vyginas Jankauskas	VU Fizikos fakultetas
Kitas (-i):	

Studijų pakopa	Dalyko (modulio) tipas
Pirmoji	Privalomasis

Igyvendinimo forma	Vykdymo laikotarpis	Vykdymo kalba (-os)
Auditorinė	6 (pavasario) semestras	Lietuvių

Reikalavimai studijuojančiajam	
Išankstiniai reikalavimai: elektra ir magnetizmas, signalai ir tiesinės grandinės, elektronika, skaitmeninė elektronika	Gretutiniai reikalavimai (jei yra): kietojo kūno fizika

Dalyko (modulio) apimtis kreditais	Visas studento darbo krūvis	Kontaktinio darbo valandos	Savarankiško darbo valandos
5	140	64	76

Dalyko (modulio) tikslas: studijų programos ugdomos kompetencijos		
analizuoti tipišku integrinių grandynų veikimą, elektrinių grandinių su integriniais grandynais veikimą, atlikti integrinių grandynų parametrų matavimą, turėti supratimą apie integrinių grandynų topologiją.		
Dalyko (modulio) studijų siekiniai	Studijų metodai	Vertinimo metodai
Baigęs šį dalyką studentas gebės analizuoti tipišku integrinių grandynų struktūrą ir schemotechniką	Paskaita, laboratorinis darbas, savarankiškas darbas.	Laboratorinių darbų atlikimo ir atsiskaitymo įvertinimas, kontrolinių darbų raštu įvertinimas, egzamino raštu įvertinimas
Baigęs šį dalyką studentas gebės analizuoti elektrinių grandinių su integriniais grandynais veikimą	Paskaita, laboratorinis darbas, savarankiškas darbas.	Laboratorinių darbų atlikimo ir atsiskaitymo įvertinimas, kontrolinių darbų raštu įvertinimas, egzamino raštu įvertinimas
Baigęs šį dalyką studentas gebės atlikti integrinių grandynų parametrų matavimą	Paskaita, laboratorinis darbas, savarankiškas darbas.	Laboratorinių darbų atlikimo ir atsiskaitymo įvertinimas, kontrolinių darbų raštu įvertinimas, egzamino raštu įvertinimas
Baigęs šį dalyką studentas gebės suprasti integrinių grandynų topologiją	Paskaita, laboratorinis darbas, savarankiškas darbas.	Laboratorinių darbų atlikimo ir atsiskaitymo įvertinimas, kontrolinių darbų raštu įvertinimas, egzamino raštu įvertinimas

		įvertinimas
Baigęs šį dalyką studentas turės supratimą apie integrinių grandynų schemų ir topologijos projektavimą	Savarankiškas darbas.	Projektavimo darbo įvertinimas

Temos	Kontaktinio darbo valandos							Savarankiškų studijų laikas ir užduotys	
	Paskaitos	Konsultacijos	Seminarai	Pratybos	Laboratoriniai darbai	Praktika	Visas kontaktinis darbas	Savarankiškas darbas	Užduotys
1. Šiuolaikinių elektroninių integrinių grandynų klasifikacija, žymėjimo sistemos. Mikroprocesorių ir mikrokontrolerių integriniai grandynai. Integrinių grandynų projektavimo etapai.	2						2	2	Skaityti literatūrą nurodytomis temomis.
2. Integrinių grandynų gamybos technologiniai procesai. Integrinių grandynų elementų gamyba: dvipoliai tranzistoriai, diodai, kondensatoriai, rezistoriai. MDP tranzistoriai, naujos tranzistorių atmainos.	6						6	6	Skaityti literatūrą išnagrinėtomis temomis. Išnagrinėti tipines topologijos schemas.
3. Integrinių grandynų elementų modeliai. Integrinių grandynų elementarios pakopos. Srovės pastovintuvai, kaskodai, diferencinės pakopos. Integrinių grandynų įėjimo pakopos, dvifazio signalo keitimo vienfaziu pakopos, postūmio pakopos, išėjimo pakopos.	6						6	6	Skaityti literatūrą išnagrinėtomis temomis. Susipažinti su kompiuterinėmis grandynų skaičiavimo programomis.
4. Operacinių stiprintuvų sudarymo principai ir principinės elektrinės schemas. Operacinių stiprintuvų įėjimo ir išėjimo parametrai, charakteristikos. Dažninės ir impulsinės savybės. Operacinių stiprintuvų grandinių analizė. Filtrai su operaciniais stiprintuvais	6						6	6	Skaityti literatūrą išnagrinėtomis temomis. Išnagrinėti pavyzdinių grandinių skaičiavimus.
5. Specifiniai operaciniai stiprintuvai. Kiti analoginiai integriniai grandynai: komparatoriai, daugintuvai, stabilizatoriai.	2						2	2	Skaityti literatūrą nagrinėtomis temomis. Išnagrinėti grandinių skaičiavimų būdus.
6. Skaitmeniniai - analoginiai ir analoginiai - skaitmeniniai keitikliai.	4						4	4	Skaityti literatūrą nagrinėtomis temomis.
7. Skaitmeninių integrinių grandynų technologijos ir konstrukcijos ypatumai. Skaitmeninių integrinių grandynų elementai, jų savybės, statinė ir dinaminė veika.	2						2	2	Skaityti literatūrą nurodytomis temomis.
8. Skaitmeninė kombinatorika, loginiai dėsniai. Kombinatorinio integrinio grandyno projektavimas Puslaidininkinės atmintinės. Programuojamųjų integrinių grandynų sudarymo būdai bei veikimas.	4						4	8	Skaityti literatūrą nurodytomis temomis.
9. Operacinio stiprintuvo parametrai					4		4	5	Pasiruošti darbui. Aprašyti ir analizuoti rezultatus, padaryti išvadas

10. Operacinis stiprintuvas su tiesiniais ir netiesiniais komponentais					4		4	5	Pasiruošti darbui. Aprašyti ir analizuoti rezultatus, padaryti išvadas
11. Operacinis stiprintuvas su reaktyviaisiais komponentais					4		4	5	Pasiruošti darbui. Aprašyti ir analizuoti rezultatus, padaryti išvadas
12. Aktyvusis žemo dažnio filtras					4		4	5	Pasiruošti darbui. Aprašyti ir analizuoti rezultatus, padaryti išvadas
13. Integriniai stabilizatoriai					4		4	5	Pasiruošti darbui. Aprašyti ir analizuoti rezultatus, padaryti išvadas
14. Analoginis skaitmeninis keitiklis					4		4	5	Pasiruošti darbui. Aprašyti ir analizuoti rezultatus, padaryti išvadas
15. Integrinis analoginis daugintuvas					4		4	5	Pasiruošti darbui. Aprašyti ir analizuoti rezultatus, padaryti išvadas
16. Integrinio grandyno topologijos tyrimas					4		4	5	Pasiruošti darbui. Aprašyti ir analizuoti rezultatus, padaryti išvadas
Iš viso	32				32		64	76	

Vertinimo strategija	Svoris proc.	Atsiskaitymo laikas	Vertinimo kriterijai
Kontroliniai darbai	30	Semestro metu	1 kontrolinis darbas: 16-18 trumpų klausimų raštu. 2 kontrolinis darbas: 8-10 trumpų klausimų ir 5-6 trumpi uždaviniai raštu. Puikios žinios ir gebėjimai. 90-100% teisingų atsakymų; Geros žinios ir gebėjimai, gali būti neesminių klaidų. 70-89% teisingų atsakymų; Vidutinės žinios ir gebėjimai, yra klaidų. 50-69% teisingų atsakymų; Žinios ir gebėjimai nesiekia vidutinių, yra (esminių) klaidų. 30-49% teisingi atsakymai; Žinios ir gebėjimai dar tenkina minimalius reikalavimus. Daug klaidų. 10-29% teisingų atsakymų; Netenkinami minimalūs reikalavimai. 0-9% teisingi atsakymai.
Laboratoriniai darbai	20	Semestro metu	Darbų atlikimas ir atsiskaitymas numatytu laiku. Darbo aprašymo išsamumas ir korektiškumas. Reiškinių, nagrinėjamų darbuose, suvokimas.
Projektavimo darbas	15	Semestro metu	Suprojektuoti nedidelės apimtys kombinacinį arba analoginį integrinį grandyną pagal duotą užduotį. Vertinami principinės schemos ir topologijos teisingumas.
Egzaminas	35	Sesijos metu	9-11 trumpų klausimų ir 5-7 trumpi uždaviniai raštu. Puikios žinios ir gebėjimai. 90-100% teisingų atsakymų; Geros žinios ir gebėjimai, gali būti neesminių klaidų. 70-89% teisingų atsakymų; Vidutinės žinios ir gebėjimai, yra klaidų. 50-69% teisingų atsakymų; Žinios ir gebėjimai nesiekia vidutinių, yra (esminių) klaidų. 30-49% teisingi atsakymai; Žinios ir gebėjimai dar tenkina minimalius reikalavimus. Daug klaidų. 10-29% teisingų atsakymų; Netenkinami minimalūs reikalavimai. 0-9% teisingi atsakymai.

Autorius	Leidi	Pavadinimas	Periodinio	Leidimo vieta ir leidykla ar
----------	-------	-------------	------------	------------------------------

	mo metai		leidinio Nr. ar leidinio tomas	internetinė nuoroda
Privaloma literatūra				
Kirvaitis R., Martavičius R.	2003	Analoginė elektronika: vadovėlis aukštųjų mokyklų studentams		MKIC Saugykla, Technologijos mokslų skaitykla
Pavasaris Č.	2009	Puslaidininkiniai įtaisai	II dalis	http://www.teti.ff.vu.lt/doc/pusl_itaiai2.pdf
Štaras S., Kirvaitis R.	1995	Mikroelektronikos pagrindai		MKIC Saugykla, Technologijos mokslų skaitykla
Papildoma literatūra				
Hans Camenzind	2005	Designing Analog Chips		http://www.designinganalogchips.com/_count/designinganalogchips.pdf
Kirvatis R.	1999	Loginės schemos		MKIC Saugykla, Technologijos mokslų skaitykla
Marcinkevičius A.J.	2004	Integrinių grandynų projektavimas		MKIC Saugykla